

t.CT2 - Computertechnik 2

Kursverantwortung:	Andreas Rüst, ruan
Credits:	4
Schuljahr:	2011/2012
Zuletzt gespeichert:	26.01.2012 07:48

Lernziel:

Der Studierende

- kann die zeitlichen Abläufe auf einem Systembus interpretieren, erklären und mit einem einfachen Logic Analyzer analysieren.
 - kann Schaltungen für den Anschluss von einfachen Ein- und Ausgabegeräten entwerfen und umsetzen.
 - kann handelsübliche Speicherbausteine an einen parallelen asynchronen Bus anschliessen.
 - kann erklären wie Peripheriegeräte über einen synchronen, seriellen Bus an einen Prozessor angeschlossen werden und kann das Protokoll eines Serial Peripheral Interface (SPI) Buses mit Hilfe von IO Pins in Software realisieren.
 - kann eine Problemstellung mit Hilfe der State-Event Technik und eines SDL Modelles (Specification and Description Language) umsetzen.
 - kann ein eigenes Programm nach den Grundsätzen der modularen Programmierung in einzelne Module gliedern, diese linken und die durch den Linker erzeugten Memory Maps interpretieren.
 - kann wichtige Fachbegriffe aus dem Gebiet der Computersysteme erklären und den entsprechenden Fachwortschatz aktiv benutzen.
-

Lerninhalt:

- Paralleler Systembus: Bestandteile, Busoperationen und zeitliche Abläufe
- Anschluss einfacher IO Geräte an den System Bus
- Anschluss von Speichern an den System Bus --> asynchroner, paralleler Bus (SRAM und Flash)
- Anschluss von Komponenten über einen synchronen, seriellen Bus (SPI)
 - . * Anschluss eines graphischen Displays über SPI unter Verwendung von GPIO Pins
- Modulare Programmierung
 - . * Gliederung eines Programmes in verschiedene Module
 - . * Linken verschiedener C und Assemblermodule zu einem ausführbaren Programm
 - . * Memory Maps des Linkers
 - . * Erste Erfahrungen mit Unit Tests
- State-Event Technik basierend auf SDL
 - . * Gemeinsamkeiten und Unterschiede von State-Machines in HW und SW
- Interrupts
 - . * Polling vs. Interrupt
 - . * Prioritäten
 - . * nested Interrupts
 - . * Verwendung Interrupt-Controller
- Überblick über Fachbegriffe und Ausblick auf Themen in anschliessenden Kursen:
 - . * Leistungsmerkmale von Prozessoren: Taktrate, Verarbeitungsbreite, Adressraum
 - . * Was ist ein Cache, DMA, MMU, RISC, CISC, Micro-controller, DSP, DRAM, FPGA, CPLD

Vorkenntnisse:CT1

Durchführung:

Unterrichtsart	Anzahl Lektionen pro Woche
Vorlesung	14*2
Übung/Praktika	14*2
Gruppenunterricht	
Blockunterricht	
Seminar	

Leistungsnachweise:

Laut Tabelle oder gemäss schriftlicher Festlegung des Dozierenden zu Semesterbeginn!

Anzahl	Art	Gewichtung
1	Modulendprüfung	60%
2	Prüfungen während der Unterrichtszeit	30%
1	Weitere Leistungsnachweise	Praktika 10 %

Unterrichtssprache:Deutsch

Unterrichtsunterlagen:-

Bemerkungen:-
